

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-261067

(43)Date of publication of application : 24.09.1999

(51)Int.CI.

H01L 29/78  
H01L 21/318  
H01L 29/786  
H01L 21/336

(21)Application number : 10-360477

(71)Applicant : TEXAS INSTR INC <TI>

(22)Date of filing : 18.12.1998

(72)Inventor : HATTANGADY SUNIL V  
KRISHNAN SRIKANTH  
KRAFT ROBERT

(30)Priority

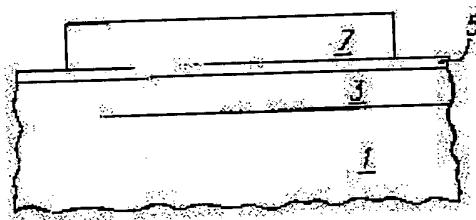
Priority number : 97 68014 Priority date : 18.12.1997 Priority country : US

## (54) MANUFACTURE FOR CONTROLLING/INTRODUCING NITROGEN INTO GATE DIELECTRIC

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To regulate the introduction of nitrogen to a side opposite to a substrate on the surface of gate oxide by forming the area of nitride in a surface area opposite to the substrate in a gate insulating layer and forming a doped polysilicon gate on the area.

**SOLUTION:** A silicon dioxide layer 3 having the thickness of 10–30 Å is formed on a silicon substrate 1 by a standard method. The neutral atom of nitride is abutted on the exposed surface of silicon oxide. A layer 5 which contains the combination of silicon nitride or silicon dioxide, and silicon nitride and whose thickness is 5–10 Å is formed. Then, a polysilicon gate electrode 7 which is doped, P-doped, is formed on the layer 5, for example. A polysilicon gate is formed by making polysilicon adhere to it by a standard method and injecting dopant such as boric acid or phosphorus or simultaneously vapor-depositing polysilicon and dopant. The gate electrode can be the metallic gate of a W/TiN stacked body.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than

the examiner's decision of rejection or  
application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's  
decision of rejection]  
[Date of requesting appeal against examiner's  
decision of rejection]  
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-261067

(43)公開日 平成11年(1999)9月24日

(51)Int.Cl.  
H 01 L 29/78  
21/318  
29/786  
21/336

識別記号

F I  
H 01 L 29/78  
21/318  
29/78  
3 0 1 G  
C  
6 1 7 S

審査請求 未請求 請求項の数1 OL (全4頁)

(21)出願番号 特願平10-360477  
(22)出願日 平成10年(1998)12月18日  
(31)優先権主張番号 068014  
(32)優先日 1997年12月18日  
(33)優先権主張国 米国(US)

(71)出願人 590000879  
テキサス インスツルメンツ インコーポ  
レイテッド  
アメリカ合衆国テキサス州ダラス、ノース  
セントラルエクスプレスウェイ 13500  
(72)発明者 サニル ブイ・ハッタンガディ  
アメリカ合衆国 テキサス州マッキニイ、  
セント レミイ ドライブ 2403  
(72)発明者 スリカンス クリシュナン  
アメリカ合衆国 テキサス州プラノ、ダブ  
リュ・スプリング クリーク パークウェ  
イ 2401, アパートメント ナンバー-3004  
(74)代理人 弁理士 浅村皓(外2名)

最終頁に続く

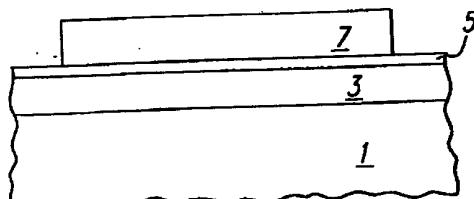
(54)【発明の名称】 ゲート誘電体中に窒素を制御導入するための製造方法

(57)【要約】

【課題】 半導体MOS装置の製造方法及びその装置で  
あり、最初に、ゲート絶縁体層(3)が上に密着した半  
導体基体(1)を与える。

【解決手段】 前記層の、前記基体とは反対側の表面領  
域に前記基体へドーバントを通過移動させない障壁とし  
て働くのに充分な窒化物を有する窒化物又はオキシ窒化  
物のいずれかの領域(5)を形成する。次に前記領域の  
上にドープしたポリシリコンゲート又は金属ゲート

(7)を形成する。基体に密接した絶縁体層中の窒化物  
の量は、作られた装置の特性を実質的に変化させるのに  
は不充分である。基体は珪素であるのが好ましく、酸化  
物及び窒化物は珪素の酸化物及び窒化物であるのが好ま  
しく、ドーバントは硼素を含むのが好ましい。窒化物又  
はオキシ窒化物のいずれかの領域を形成する工程は、ゲ  
ート絶縁体層表面の、基体とは反対側の表面中に中性窒  
素原子を注入する工程を含む。窒化物又はオキシ窒化物  
のいずれかの領域は、約1~約2の単分子層からなる。



1

2

## 【特許請求の範囲】

【請求項1】 半導体MOS装置の製造方法において、  
(a) ゲート絶縁体層が上に密着した半導体基体を与える。

(b) 前記層の、前記基体とは反対側の表面領域に、前記基体へのドーパントの通過移動に対する障壁として働くのに充分な窒化物を有する窒化物又はオキシ窒化物のいずれかの領域を形成し、

(c) 次に前記領域上に、ドープしたポリシリコンゲート又は金属ゲートのいずれかを形成する。  
該工程からなる、上記方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体装置の製造に関し、詳しくは、MOSFET半導体装置、特にPMOS半導体装置のためのゲート構造体を製造することに関する。

【0002】本出願は、1997年5月28日に出願された米国特許出願Serial No. 08/864,438、及び1977年12月5日に出願された米国特許仮出願Serial No. 60/035,375  
(これら両方の内容は、言及することによってここに取り入れる)に関する。

## 【0003】

【従来の技術】標準的MOSFET半導体装置は、一般に誘電体又はゲート酸化物、一般に二酸化珪素によりチャンネルから分離されたゲート電極を有する。PMOS装置は、一般にP-チャンネルを与えるためN-型ドープ基体(N-ウエルとしても知られている)上に高度にドープしたP-型ゲート電極を有し、NMOS装置は、一般にN-チャンネルを与えるためP-型ドープ基体(P-ウエルとしても知られている)上に高度にドープしたN-型ゲート電極を有する。ゲート電極は一般にポリシリコンであり、PMOS装置に一般に用いられるドーパントは硼素である。現在の技術状態では、最も厳しいゲート酸化物は約15Å程の薄いもので、一般には約45Åであり、それはもっと厚くすることもできるが、ゲート酸化物の厚さは装置の幾何学的形態に依存し、その大きさは次第に小型化されてきている。製造方法は、一般にゲート酸化物の形成及びゲート酸化物上にパターン化したゲート電極を形成することを含んでいる。

【0004】硼素をドープしたポリシリコンゲート電極を有するPMOS装置の場合には、硼素はゲート酸化物を或る程度通過してチャンネル中へ拡散する傾向を有する。このチャンネル中の硼素ドーピングは、装置の閾電圧を移行させ、この移行は望ましくない。従って、硼素のチャンネル中への拡散に対し障壁を与えることが極めて有利である。この問題に対する慣用的従来技術による方法は、例えば、再酸化アンモニア窒化酸化物を表すROXNOXであり、この場合ゲート誘電体処理は、高

温度でアンモニアをゲート酸化物に適用し、望ましくない硼素拡散に対する障壁として窒素を導入することを含んでいる。これは熱的方法であり、ゲート酸化物の底に高濃度で窒素を導入し、固定された界面状態の電荷密度を増大するものであるが、それは装置の性能を劣化し、従って望ましくない。第二の方法は、N<sub>2</sub>O又はNO熱酸化として知られており、この場合上昇させた温度でゲート酸化物に亜酸化窒素又は酸化窒素を導入するが、窒素の濃度は温度の上昇に正比例する。この方法も同じく熱的方法であり、ゲート酸化物の主に底部のゲート酸化物とチャンネルとの間の界面領域に窒素を入れるものであるが、それが大きな濃度で存在すると装置の性能を劣化する。

【0005】金属ゲート電極(例えば、W/TiN積層体)を有するCMOS装置の場合には、その金属ゲートと超薄膜酸化物との間の相互作用が非常に難しい問題を起こすことがある。従って、頂部ゲート電極・酸化物界面で有害な金属・酸化物相互作用[例えば、スパイキング(spiking)]を防ぐための窒化物又はオキシ窒化物障壁を与えるのが極めて有利である。

## 【0006】

【発明が解決しようとする課題】本発明によれば従来法の上で述べた問題を最小限にする。

## 【0007】

【課題を解決するための手段】ゲート酸化物中に窒素を含有させることから生ずる望ましくない性質は、ゲート酸化物中であるが、ゲート酸化物とチャンネルとの間の界面の所又はそれに隣接したゲート酸化物領域中に窒素が入ることから起きることが決定された。従って、本発明により、窒素は、チャンネルから遠いゲート酸化物部分中に、又はチャンネルから遠いゲート酸化物表面の所にある別の層として配置されるのが好ましい。この障壁は少なくとも一つ又は二つの単分子層であり、或は約5~約10Åであり、一般に硼素がチャンネル中に拡散することに対する障壁としてのその目的に見合う出来るだけ薄いものにする。窒化物及び(又は)オキシ窒化物層は、ゲート電極材料中へ、その電極を形成した後に注入(implantation)インプランテーションなどによりドーパントを導入する前に、又はCVDなどによりゲート電極形成と同時に形成する。本発明の重要な特徴は、本発明に従って用いられる窒素物質が非帶電又は中性ビーム物質であると言うことである。なぜなら、プラズマ中の帶電した粒子は、潜在的に電荷誘起損傷を起こし、ゲート誘電体の一体性を劣化することになることが決定されており、この問題は装置の大きさが小さくなる程厳しくなるからである。換言すれば、酸化物表面へ導入された窒素は、非帶電又は中性窒素原子との化学反応によるものである。

【0008】本発明の第一の態様によれば、CMOS装置のゲート酸化物は、最初に従来の酸素、亜酸化窒素、

BEST AVAILABLE COPY

酸化窒素、又は同様な酸化性ガスの中での熱的酸化により形成する。窒素含有酸化性ガスの場合には、ゲート酸化物／珪素基体界面のみならず他の所でもゲート酸化物を通って非常に僅かな量の窒素が導入されるが、その窒素の量は、上で述べたような従来技術で遭遇する問題のいずれに対してもそれがかなりの程度で起きるのには不充分なものであると同時に、ゲート酸化物と基体との界面の所に窒素を有するゲート誘電体の信頼性を増大する利点を或る程度与える。ゲート酸化物がこのようにして形成された後、基体から遠い方のゲート酸化物上方表面を、好ましくはほぼ標準室温から約300°Cまでの範囲にある温度で中性N-ビームを用いて窒素化する。中性N-ビームは、静電グリット中性化器及びプレート中性化器と組合せた、熱的方法、ノズル、レーザー・アブレーション、断熱膨張、プラズマ法等の周知技術により生成させる。

【0009】第二の態様により、珪素基体の表面を中性N-ビームを用いて窒素化する。中性N-ビームは、最初の態様に関連して上で述べたのと同じやり方で生成させる。次に装置を酸素、亜酸化窒素、酸化窒素、又は同様な酸化性ガスの中で熱酸化にかけ、その間に窒素が酸化物／珪素界面から移動して酸化物本体中へ移動する。

【0010】次にCMOS装置の製造を標準的やり方で完了する。

【0011】本発明により、ゲート酸化物表面の、基体とは反対側への窒素導入が制御される。更に、熱的経費が低く、プラズマを基にした方法に一般に伴われる電荷誘導損傷が殆どない。更に、アンモニアはその水素が有害であることが示されているが、従来の方法の場合のように、窒素導入のために用いることはしない。

【0012】更に、一般にプラズマ工程の後にアニーリング工程が行われている。中性窒素原子物質を用いることにより、アニーリング工程は不要になる。従って、従来法の付加的アニーリング工程は省略される。

【0013】

【発明の実施の形態】先ず図1に関し、10～30Åの厚さを有する二酸化珪素層3を標準的やり方で上に形成した珪素基体1が示してある。次に窒素の中性原子を酸化珪素の露出表面に衝突させ、窒化珪素又は二酸化珪素と窒化珪素との組合せを含む厚さ5～10Å（二次イオノン顕微鏡のような分析方法により決定した）の層5を形成する。次に層5の上に、ドープした、例えばP-ドープしたポリシリコンゲート電極7を形成する。ポリシリコンゲートは、標準的やり方でポリシリコンを付着させ、次に硼素又は燐のようなドーパントを注入するか、又はポリシリコンとドーパントを同時に蒸着するCVDにより形成する。別法として、ゲート電極は、例えば、W/TiN積層体のような金属ゲートからなっていてよい。

【0014】図2に関し、中性窒素原子を与える多くの

可能な装置の一つが示されている。電源17によって負に帯電するスクリーン又はバップル15により夫々分離された第一及び第二領域21及び23を有する室11が示されている。窒素の帯電した原子は、室領域21中のプラズマ発生機13により与えられ、負に帯電したスクリーン15を通って室領域23へ行く。帯電した原子はスクリーンから反射されてそれらの電荷を失うか、又は電荷交換衝突をして中性になる。これらの中性化された原子は、製造された装置19の露出した二酸化珪素表面と反応し、その表面を酸化物から窒化物又はオキシ窒化物へ転化する。窒化物又はオキシ窒化物層の深さは、表面に衝突する中性窒素のエネルギーに依存する。窒化物又はオキシ窒化物層中の窒素の濃度は、表面に衝突する中性窒素フラックスに依存する。プラズマは、標準室温～約600°Cまでの範囲の温度で操作することができる。

【0015】本発明をその特定の好ましい態様に関して記述してきたが、多くの変更及び修正が当業者には直ちに明らかになるであろう。従って、従来技術を考慮してそのような変更及び修正の全てを含むように、特許請求の範囲は出来るだけ広く解釈されるべきものと考える。

【0016】以上の説明に関して更に以下の項を開示する。

(1) 半導体MOS装置の製造方法において、(a) ゲート絶縁体層が上に密着した半導体基体を与え、

(b) 前記層の、前記基体とは反対側の表面領域に、前記基体へのドーパントの通過移動に対する障壁として働くのに充分な窒化物を有する窒化物又はオキシ窒化物のいずれかの領域を形成し、(c) 次に前記領域上に、ドープしたポリシリコンゲート又は金属ゲートのいずれかを形成する、工程からなる、上記方法。

(2) 基体に密接に隣接する絶縁体層中の窒化物の量が、製造された装置のその意図する目的のための特性を著しく変化するには不充分である、第1項記載の方法。

(3) 基体が珪素であり、酸化物及び窒化物が珪素の酸化物及び窒化物であり、ドーパントが硼素を含む、第1項記載の方法。

(4) 基体が珪素であり、酸化物及び窒化物が珪素の酸化物及び窒化物であり、ドーパントが硼素を含む、第2項記載の方法。

(5) 窒化物又はオキシ窒化物のいずれかの領域を形成する工程が、ゲート絶縁体層表面の、基体とは反対側の表面中へ中性窒素原子を注入する工程を含む、第1項記載の方法。

(6) 窒化物又はオキシ窒化物のいずれかの領域を形成する工程が、ゲート絶縁体層表面の、基体とは反対側の表面中へ中性窒素原子を注入する工程を含む、第2項記載の方法。

(7) 窒化物又はオキシ窒化物のいずれかの領域を形成する工程が、ゲート絶縁体層表面の、基体とは反対側

50 成する工程が、ゲート絶縁体層表面の、基体とは反対側

の表面中へ中性窒素原子を注入する工程を含む、第3項記載の方法。

(8) 窒化物又はオキシ窒化物のいずれかの領域を形成する工程が、ゲート絶縁体層表面の、基体とは反対側の表面中へ中性窒素原子を注入する工程を含む、第4項記載の方法。

(9) 窒化物又はオキシ窒化物のいずれかの領域が、約1～約2の単分子層である、第1項記載の方法。

(10) 窒化物又はオキシ窒化物のいずれかの領域が、約1～約2の単分子層である、第2項記載の方法。

(11) 半導体MOS装置の製造方法及びその装置であり、最初に、ゲート絶縁体層(3)が上に密着した半導体基体(1)を与える。前記層の、前記基体とは反対側の表面領域に前記基体へドーパントを通過移動させない障壁として働くのに充分な窒化物を有する窒化物又はオキシ窒化物のいずれかの領域(5)を形成する。次に前記領域の上にドープしたポリシリコンゲート又は金属ゲート(7)を形成する。基体に密接した絶縁体層中の窒化物の量は、作られた装置の特性を実質的に変化させるには不充分である。基体は珪素であるのが好ましく、酸化物及び窒化物は珪素の酸化物及び窒化物である

のが好ましく、ドーパントは硼素を含むのが好ましい。窒化物又はオキシ窒化物のいずれかの領域を形成する工程は、ゲート絶縁体層表面の、基体とは反対側の表面中に中性窒素原子を注入する工程を含む。窒化物又はオキシ窒化物のいずれかの領域は、約1～約2の単分子層からなる。

【図面の簡単な説明】

【図1】本発明によるPMOS装置の模式的図である。

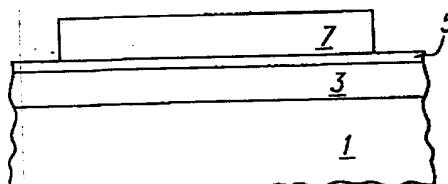
【図2】窒素の中性原子を与えるための装置の模式的図である。

【符号の説明】

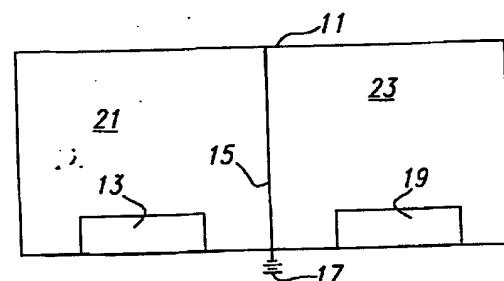
1 硅素基体  
3 二酸化珪素層  
5 窒化珪素又は二酸化珪素・窒化珪素層

7 ゲート電極  
11 室  
13 プラズマ発生機  
15 スクリーン  
19 装置  
21 21 室領域  
23 23 室領域

【図1】



【図2】



フロントページの続き

(72) 発明者 ロバート クラフト  
アメリカ合衆国 テキサス州プラノ, ビー  
トン コート 8400